

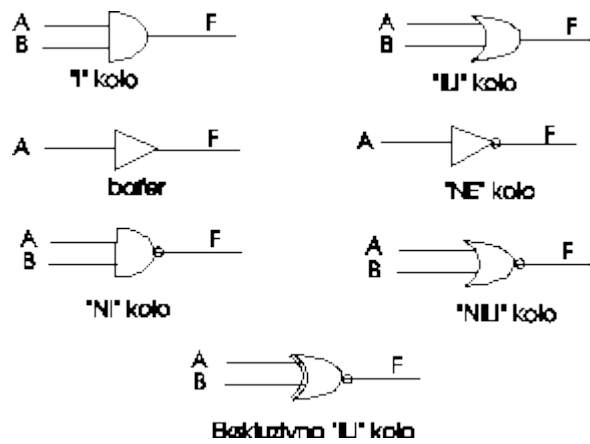
## 2 Teorijske osnove računara

Digitalni računari koriste binarni brojni sistem za predstavljanje informacija. Binarni sistem koristi dvije cifre 0 i 1, pa se binarna cifra često naziva bit (binary digit). Informacije se predstavljaju nizom bitova. Pogodnim kodiranjem može se postići da se binarnim ciframa prikazuju ne samo brojevi već i decimalni brojevi, slova pa čak i algoritamske instrukcije. Binarne cifre se u hardveru realizuju nekim fizičkim veličinama. Tipično je da prisustvo električnog napona od 5V označava binarnu jedinicu a 0V binarnu nulu. U praksi postoji tolerancija od oko 1V oko ovih vrijednosti tako da je binarna jedinica svaki napon između 4,5 i 5,5 V, a binarna nula svaki napon između 0 i 1V. U sljedećem poglavlju biće prikazana osnovna elektronska kola koja rade sa navedenim naponima i koja služe za izgradnju procesorskih i memorijskih komponenti računarskih sistema.

U matematici operacije sa binarnim brojevima koriste se za realizaciju logičkih operacija kao što su I, ILI, NE itd. Pravilima koja važe pri ovim operacijama bavi se dio matematike koji se naziva Bulova algebra. Zato je opšte prihvaćeno da teorijsku osnovu računara čini upravo Bulova algebra. Međutim takvo mišljenje je samo djelimično tačno. Istina je da se savremeni računari izgrađuju korišćenjem binarnih logičkih kola. Ali je takođe poznato da osnovni principi rada računara kao cjeline počivaju na teoriji rekurzivnih funkcija, teoriji automata, i teoriji formalnih jezika. Sve ove tri teorije međusobno korespondiraju i ustvari su izomorfizmi za jedan te isti proces. Ove teorije su, s druge strane, složene matematičke teorije čije razmatranje izlazi iz okvira ovog teksta.

### 2.1 Osnovna logička kola

U digitalnim računarima, logičke (i aritmetičke) operacije se ostvaruju primenom elektronskih kola koja se nazivaju gejtovima (logic gates). Postoji niz takvih elementarnih kola od kojih su neka prikazana na Slici 2.1. Svako logičko kolo se predstavlja posebnim grafičkim simbolom, a njegova funkcija se opisuje algebarskom funkcijom ili tabelom istinitosti. Tabela istinitosti prikazuje kakvu vrijednost ima izlaz iz kola za sve kombinacije ulaza.



Slika 2.1 Osnovna logička kola (gejtovi)

Tako recimo I kolo (AND gate) sa dva ulaza ima izlaz 1 (5V) samo u slučaju da su oba ulaza 1, a za ostale kombinacije ulaza daje izlaz 0.

Kola prikazana na slici 2.1 imaju po dva ulaza, mada u praksi takva kola mogu imati i više od dva ulaza. U tom slučaju kolo I ima izlaza 1 samo u slučaju da i svi ulazi imaju vrijednost 1.

Kod ILI kola izlaz je 1 ako je bilo koji od ulaza 1, a jedino u slučaju da su svi ulazi 0 izlaz je 0.

Kolo bafera realizuje funkciju identiteta (ne mijenja ulaz), i služi za pojačanje signala sa ulaza. Na taj način izlaz iz bafera može biti doveden na više ulaza nekog drugog kola.

Mali kružić na izlazu nekih od kola sa Slike 2.1 označava logički komplement. Tako je, na primjer, izlaz iz NE kola inverzan (komplement) od ulaza.

NI i NILI kola daju izlaz inverzan izlazima korespondentnih I i ILI kola.

Ekskluzivno ILI kolo daje izlaz 1 samo ako jedan od ulaza ima vrijednost 1. Kada više ulaza ima vrijednost 1 tada ovo kolo daje vrijednost 0.

Većina logičkih kola mogu biti realizovana uz pomoć drugih logičkih kola.

## 2.2 Kombinatorna kola

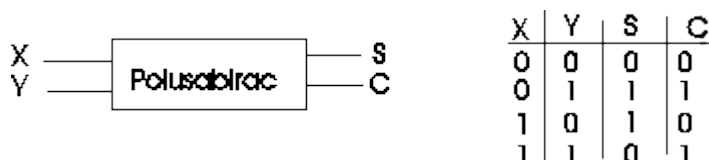
Kombinatorna kola se dobijaju povezivanjem logičkih kola (gejtova) tako da se izlazi nekih od gejtova dovode na ulaz drugih. Kombinatornim kolima se realizuju raznovrsne upravljačke i

aritmetičko logičke funkcije računara. Svako kombinatorno kolo može biti opisano tabelom istinitosti kao i osnovna logička kola. Posmatrajmo nekoliko primjera kombinatornih kola.

### 2.2.1 Polusabirač

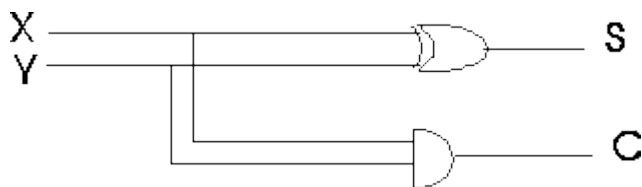
Ovo kolo je jedno od osnovnih za izgradnju aritmetičkih funkcija koje se obavljaju u CPU. Polusabirač je kolo kojim se sabiraju dvije binarne cifre. Naziva se polusabiračem jer na uzima u obzir cifru prenosa na ulazu, ali se sa dva polusabirača može realizovati puni sabirač.

Napravimo najprije tabelu istinitosti za polusabirač. Pretpostavimo da X i Y predstavljaju dvije binarne cifre, a S i C sumu (S) i prenos (carry C), Slika 2.2.



Slika 2.2 Polusabiračko kolo

Za projektovanje polusabirača dovoljno je da u tablici istinitosti uočimo da se suma (S) izlaz dobija kao ekskluzivno ILI kolo od ulaza X i Y, a broj za prenos (C) kao I kolo sa istim ulazima (X i Y). Odavde slijedi da kombinatorno kolo sa Slike 2.3, prikazuje polusabirac.



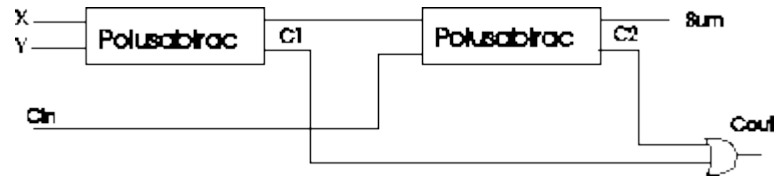
Slika 2.3 Realizacija polusabirača

### 2.2.2 Potpuni sabirač

Kada se sabiraju dva binarna broja, na svakoj bit poziciji sabiraju se u stvari tri binarne cifre. Dvije su cifre sa pozicija koje se sabiraju, a treća je prenosna cifra posle sabiranja bitova iz predhodne pozicije (nizih bitova). Potpuni sabirač, dakle, sabira ove tri cifre ( ima tri ulaza) i kao

rezultat daje dva izlaza - sumu S i cifru za prenos C. Za realizaciju potpunog sabiraca potrebna su dva polusabirača povezana kao na Slici 2.3.

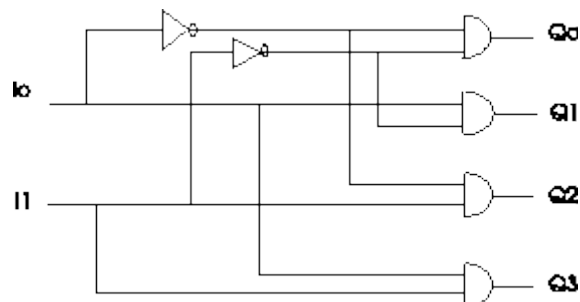
Potpuni sabirač može biti prikazan jednostavnije kao na Slici 2.4



Slika 2.4 Potpuni sabirač

### 2.2.3 Dekoderi

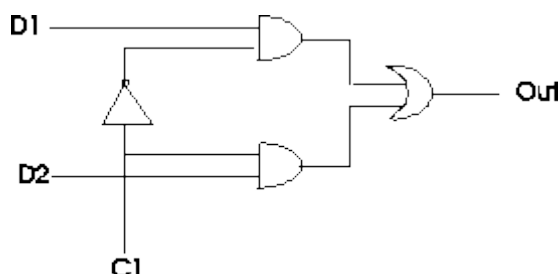
Dekoder je kolo koje na ulazu ima niz bitova (na primer cio broj kodiran binarno) a na izlazu daje samo signal 1 samo na jednom od više izlaza. Za takvu operaciju kažemo da dekodira (prepoznaje) ulaz. Kao primjer korišćenja dekodera uzmimo slučaj kada se "kod operacije" u CPU prepoznaje i odgovarajućim izlazom aktivira potreban hardver za obavljanje prepoznate operacije. Slično se pomoću dekodera prepoznaje adresa memorijske lokacije u koju treba upisati ili iz koje treba pročitati vrijednost. Za primjer, posmatrajmo dekodeer sa dva ulazna bita. Tada ulaz može biti 00, 01, 10, ili 11, pa su nam potrebna 4 izlaza za prepoznavanje kombinacije na ulazu. U opštem slučaju dekodeer sa N ulaza imaće  $2^N$  izlaza. Slika 2.5 prikazuje dekodeer sa dva ulaza.



Slika 2.5 Dekoder

## 2.2.4 Multiplekseri

Zadatak multipleksera je da omogući signalima sa više ulaznih linija da koriste jednu izlaznu liniju uz pomoć kontrolnog signala. Uloga kontrolnog signala je da odredi koji od ulaznih signala će se pojaviti na izlazu. Posmatrajmo multiplekser sa dva ulaza prikazan na slici 2.6.



Slika 2.6 Multipleksor

Kontrolni signal  $C_1$  se koristi da odredi koji od ulaznih signala  $D_1$  ili  $D_2$  se pojavljuju na izlazu iz multipleksera.

## 2.3 Sekvencijalna kola

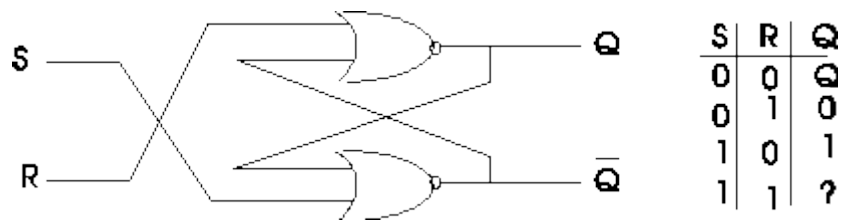
Logička i kombinatorna kola funkcionišu tako da izlaz iz njih zavisi isključivo od ulaza, to jest postoji funkcionalna zavisnost izlaza od ulaza.

Kod sekvencijalnih kola, koja će sada biti razmatrana, izlaz zavisi ne samo od ulaza već i od stanja u kojem se kolo trenutno nalazi. To znači da sekvencijalna kola na neki način u sebi sadrže i memoriju.

Najjednostavniji takav uređaj naziva se bistabilni flip-flop, koji može da memorise jedan bit.

### 2.3.1 R-S flip flop

R-S flip-flop je uređaj sa dva ulaza R (Reset) i S (Set) i dva izlaza Q i  $\bar{Q}$ , gdje je  $\bar{Q}$  komplement od Q. Ovaj flip-flop se može realizovati pomoću dva NILI kola sa povratnom spregom kako je prikazano na Slici 2.7.



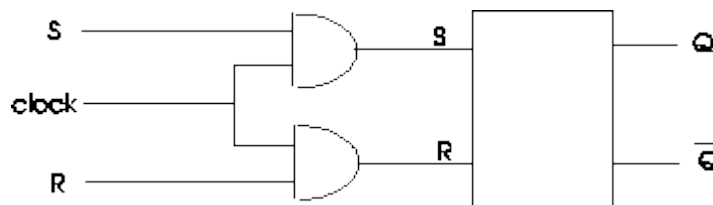
Slika 2.7 R-S flip-flop

Da bi dobili tabelu istinitosti pretpostavimo  $R=1$  i  $S=0$ . Tada je  $Q=0$ , a  $Q=1$ . Ako se sada  $R$  promeni na 0 drugi ulaz u NILI kolo je jos uvijek 1 pa  $Q$  ostaje na 0. Ako se  $S$  postavi na 1 a  $R=0$  tada  $Q$  postaje 1 (a  $Q=0$ ) i ostaje u istom stanju i kada se  $S$  vrati na 0. Na taj način izlaz  $Q$  može biti setovan na 1 ili resetovan na 0 pomoću signala na  $S$  i  $R$ , ali kada su i  $S$  i  $R$  na nuli izlaz ostaje u stanju koje je imao. Jedan nedostatak ovog kola je da kada su oba ulaza  $R$  i  $S$  na 1 ne može se postići zahtjev da su  $Q$  i  $Q$  komplementarni, pa se za taj slučaj kaže da je izlaz nedefinisan. Zbog toga pri korišćenju R-S flip-flopa treba voditi računa da se ne pojavi 1 na oba ulaza istovremeno.

### 2.3.2 R-S flip-flop sa klok signalom

U praksi je često slučaj da se flip-flop setuje ili resetuje pod kontrolom eksternog sinhronizujućeg signala kao što je na primjer klok impuls.

Takav R-S flip-flop sa klok signalaom može se realizovati na način prikazan na Slici 2.8. Tabela istinitosti ostaje ista, s tom razikom što se setovanje i resetovanje omogućava samo u prisustvu klok signala.

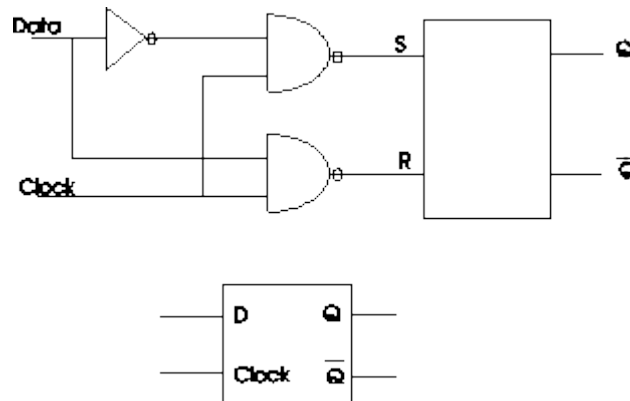


Slika 2.8 R-S flip-flop sa klokom

### 2.3.3 D flip-flop

Umjesto da se flip-flop kontroliše sa dva ulaza ponekad je pogodnije da se koristi samo jedan ulaz D. Ovdje se izlaz setuje na istu vrijednost koju ima ulaz D na svaku pojavu klock impulsa. U periodima kada nema klock impulsa D flip-flop zadržava prethodno stanje.

Slika 2.9 prikazuje jednu realizaciju D flip-flopa i njegovu uobičajenu blok šemu.

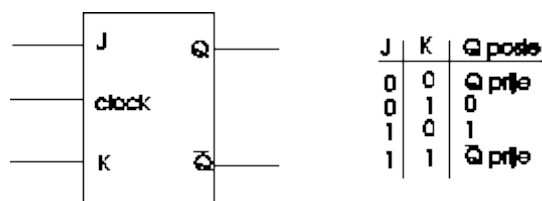


Slika 2.9 D flip-flop

### 2.3.4 J-K flip-flop

U daljem razvoju R-S flip-flopa došlo se do ideje da se eliminiše nedefinisano stanje kada su oba ulaza na 1. Tako J-K flip flop ima istu tablicu istinitosti kao i R-S flip-flop izuzev za slučaj kada su oba ulaza na 1. U tom slučaju (oba ulaza na 1) kada naiđe klock signal J-K flip-flop invertuje stanje na izlazu, to jest ako je Q bilo 1 prelazi u 0 i obrnuto.

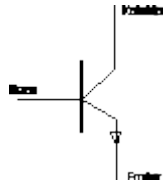
Slika 2.10 prikazuje kolo J-K flip-flopa bazirano na R-S flip-flopovima i njegovu uobičajenu blok šemu.



Slika 2.10 J-K flip flop

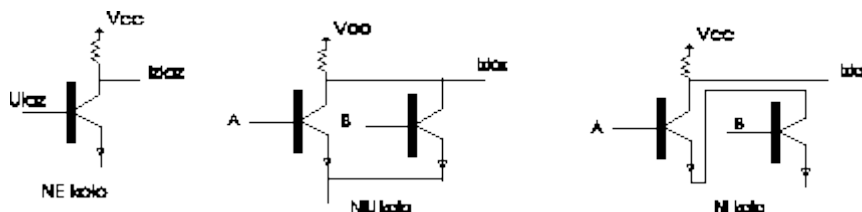
## 2.4 Integrisana kola

Prilikom razmatranja rada kombinatornih i sekvencijalnih kola nije bilo riječi o njihovoj praktičnoj realizaciji. U većini savremenih integrisanih logičkih kola koriste se tranzistori kao bazični elementi. Tranzistori su elektronske poluprovodničke komponente, i u digitalnoj tehnici se koriste kao prekidači. U drugim oblastima elektronike tranzistori mogu imati i druge funkcije (u pojačivacima, ispravljačima, filterima itd.). Način rada tranzistora kao prekidačkog elementa razmotrićemo uz pomoć Slike 2.11.



Slika 2.11 Tranzistor

Kada se na bazu dovede napon niži od praga "okidanja" tranzistora veza emiter kolektor ima visok otpor pa se kaže da tranzistor ne provodi. Kada napon na bazi pređe prag okidanja veza emiter kolektor ima malu otpornost pa se kaže da tranzistor provodi. Tako se tranzistor kao prekidački element može iskoristiti za izgradnju osnovnih logičkih kola, kako je to za slučaj NE, ILI i NI kola prikazano na Slici 2.12.



Slika 2.12 Tranzistorska realizacija gejtova

Integrisano kolo (IC kolo) je mali silikonski poluprovodnički kristal i naziva se čipom. IC sadrži niz elektronskih komponenti uključujući tranzistore, veze među njima tako da se stvaraju složenija elektronska logička ili sekvencijalna kola. Čip se smješta u metalno ili plastično pakovanje na kojemu su izvodi za povezivanje čipa sa drugim IC kolima i ostalim elektronskim komponentama. Ovi izvodi se nazivaju nožicama ili pinovima. Pravljenje elektronskih kola u obliku čipova ima niz prednosti nad starim načinom kada su kola izgrađivana od diskretnih komponenti. Čipovima se postiže smanjenje prostora, smanjenje potrošnje energije, povećava brzina rada kola, a takođe se smanjuje cijena pri većim serijama. Proces proizvodnje čipova je kompleksan, tehnološki vrlo specijalizovan a opis proizvodnje čipova je van okvira ovog teksta.



Složenost čipova se mjeri brojem gejtova ( osnovnih logičkih kola) koje jedan čip sadrži.

**SSI (Small scale integration)** čipovima se nazivaju čipovi koji u sebi sadrže 10-20 gejtova, i to su najčešće osnovna logička kola, flip-flopovi i slično.

**MSI (Medium scale integration)** čipovi sadrže 20-100 gejtova, a u njima se realizuju dekoderi, multiplekseri i slično.

**LSI (Large scale integration)** čipovi sadrže više od 100 gejtova i obično se njima realizuju memorije, CPU i ulazno/izlazni drajveri.

**VLSI (Very large scale integration)** čipovi imaju više od 1000 gejtova, a njima se realizuju kompletni mikroprocesori i memorije velikog kapaciteta. Neki VLSI čipovi su toliko kompleksni da mogu da sadrže i više od 500 000 tranzistora, a taj se broj iz godine u godinu povećava.

Smanjivanje dimenzija čipova je najjednostavniji način za povećanje njihovih performansi. Poznat primjer je uspjeh koji je postigla firma SUN u miniturizaciji svojih SPARC procesora.

### 2.4.1 Familije IC kola

Integralna kola mogu biti klasifikovana ne samo po svojim funkcijama i stepenu integracije (minijaturizacije), već i po tehnologiji koja se koristi pri izradi. Najčešće korišćene tehnološke familije su:

**TTL** Transistor transistor logic

**ECL** Emitter-coupled logic

**MOS** Metal-oxid semiconductor

**TTL** familija je najrasprostranjenija i bazira se na korišćenju takozvanih bipolarnih tranzistora. Bipolarnost označava karakteristiku da struja može teći u oba pravca kroz poluprovodnicki spoj. Propagaciono kašnjenje je važna karakteristika svakog IC kola i označava vrijeme koje protekne od trenutka pojave ulaza do stabilizacije izlaza iz kola. TTL se karakteriše propagacionim kašnjenjem reda 10 ns.

**ECL** familija koristi drugaciji tip tranzistora ( opet bipolarnih ) kod kojih se postiže značajno manje propagaciono kašnjenje reda 1-2 ns. Kao posledica toga ECL familija je značajno brža od TTL-a.

**MOS** je potpuno različita od TTL i ECL jer koristi unipolarne tranzistore. Glavna prednost je što omogućava veliku gustinu pakovanja. Pored toga MOS tehnologija je jednostavnija za fabrikaciju, a time i jeftinija. Osim toga potrošnja MOS kola je značajno manja u poređenju sa

TTL i ECL tehnologijama. Ova familija se dalje deli na podfamilije poznate kao PMOS, NMOS i CMOS.

## 2.4.2 IC pakovanje

Digitalna integrisana kola se najčešće pakuju u takozvanom dvolinijskom (dual-in-line) DIP obliku. IC čip se pakuje u plastično ili keramičko kućište radi zaštite, kao i zbog nožica koje moraju biti robustne za povezivanje na štampanu ploču. DIP pakovanje označava da je forma čipa pravougaona (ponekad i kvadratna) sa nožicama izvedenim na dužim stranama pravougaonika. Broj nožica varira od 16 do 64 (pa i više).

TTL IC čipovi nose oznake serija 5400 i 7400 (za različite temperaturne opsege).

ECL ima jednu zajedničku seriju 10000.

CMOS 4000 je takođe zajednička za CMOS familiju, a postoje i CMOS 54C00 i 74C00 koje su kompatibilne sa odgovarajućim TTL serijama.

Svaki proizvođač čipova objavljuje posebne knjige u kojima su opisani njihovi čipovi sa detaljnim funkcionalnim i električnim karakteristikama.